

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—105349

⑤ Int. Cl.³
H 01 L 23/48

識別記号

庁内整理番号
6819—5 F

③ 公開 昭和59年(1984)6月18日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 集積回路装置

① 特 願 昭57—213911

② 出 願 昭57(1982)12月8日

⑦ 発 明 者 森和孝
小平市上水本町1450番地株式会
社日立製作所デバイス開発セン
タ内

⑦ 発 明 者 宇佐美保
小平市上水本町1450番地株式会
社日立製作所デバイス開発セン
タ内

⑧ 出 願 人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号

⑨ 代 理 人 弁理士 薄田利幸

明 細 書

発明の名称 集積回路装置

特許請求の範囲

1. 集積回路基体上に設けられた複数の電極取り出し端子と、これらの端子を前記集積回路基体外の外部装置と接続するための接続部材とを有する集積回路装置において、前記端子が前記集積回路基体の各辺の中央部より各角部側の方が広い間隔で配置されていることを特徴とする集積回路装置。
2. 上記端子近傍における接続部材間の間隔が互にほぼ等しいことを特徴とする特許請求の範囲第1項記載の集積回路装置。

発明の詳細な説明

本発明は集積回路装置に関し、特に集積回路基体上に数多く設けられた電極端子を外部回路と接続するようになした集積回路装置に関する。

従来の集積回路の電極端子は、これと接続されるパッケージや回路基板上の電極端子の配列状況を考えずに配置していたため、特にワイヤボンディングにより電極を接続するような場合、集積回路基体の各角部付近ではワイヤが斜め方向から入射するため、ワイヤ間の間隔が一定値以上確保することができなくなり、電極端子の配置ができな

くなるという欠点があった。これは基体上の電極端子を等間隔に配置していたためである。しかし実際に製造上の制約となるのは端子間隔ではなく、ワイヤ間の間隔であることが分った。

本発明の目的は、集積回路基体に接続されるワイヤ等の接続部材の入射角度を考慮し、この接続部材間の間隔がほぼ一定となるように集積回路基体上の電極端子を配置することにより、小さな面積の基体上に数多くの端子を配置できる装置を提供することにある。

以下、本発明の一実施例を第1～第3図により説明する。

第1図は半導体集積回路基体とその周辺を示す。

図のcは電極の接続部材の一例としてのボンディングワイヤを示す。図に示すようにワイヤcとペレットaの辺との角度は、辺の端部にゆくほどより鋭角になる。このため第2図に示す従来装置の如くに、ボンディングパッドd₁～d₁₁を等間隔に並べた場合、ワイヤ間隔 $\theta_1 \sim \theta_{11}$ は、 $\theta_1 < \theta_2 < \theta_3 < \theta_4 < \theta_5$ となる。この場合 $\theta_6 \approx$

1.4 ℓ_1 となっている。 ℓ_1 は、ワイヤボンディングの装置設計上の制限から、ある最低値が定められる。 ℓ_1 がこの条件を満たすためには、第2図のように、ボンディングパッドは各辺に11ヶしか配置することができない。

一方、本実施例では第3図の如く、まずパッド d_7 を一辺の中心に設定する。次にワイヤ間隔 ℓ の値をワイヤボンディングの条件を満たすある値に設定し、ワイヤ c_7 を底辺とし高さ ℓ の三角形を描いて d_8, d_9 を決定する。さらに c_8, c_9 を底辺とし高さ ℓ の三角形を描いて d_{10}, d_{11} を決定する。以上のようにして $d_1 \sim d_{13}$ まで配置し、その結果を評価して再度 ℓ の値を設定し、計算機による逐次近似により最適配置を行なう。この方法により配置したのが第3図である。第3図では、チップの一辺に $d_1 \sim d_{13}$ の13ヶのボンディングパッドの配置をし、上記最適値に基いて、チップの一辺の中央部から各角部に向かって順次パッド間隔を広くしてゆき、これにより各ワイヤ間隔がほぼ一定となるように配置することができ

た。なお第2図の ℓ_1 と第3図の ℓ とは等しい値である。

本実施例により、従来では一辺に11ヶしかパッドを配置できなかったチップに、一辺13ヶのボンディングパッドを配置できたことになる。これを逆に考えると、あるピン数のチップを設計する場合、本実施例によれば、10～20%チップサイズを縮小できるという効果がある。

なお、上記パッド間隔は種々変更でき、例えば中央部付近ではすべてパッド間隔を一定とし、角部付近でのみその間隔を広くしてもよい。

本発明によれば、電極接続部材の間隔を最適化し、決められた数の電極端子を小さな面積の集積回路基体に配置することができるので、端子数が多くて機能が複雑な集積回路基体を、小さな面積で、歩留りよく安価に製造することができる。

図面の簡単な説明

第1図は集積回路基体(半導体チップ)及びその周辺の平面図、

第2図、第3図は第1図のチップ一辺を拡大し

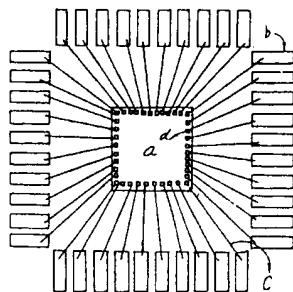
た図であって、第2図は従来装置による端子の配置を示す平面図、第3図は、本実施例による装置の第2図と同様の平面図である。

a…半導体チップ、b…パッケージのリード部分(外部の電極端子)、c及び $c_1 \sim c_{13}$ …ボンディングワイヤ、d及び $d_1 \sim d_{13}$ …ボンディングパッド、 ℓ 及び $\ell_1 \sim \ell_3$ …ワイヤの間隔。

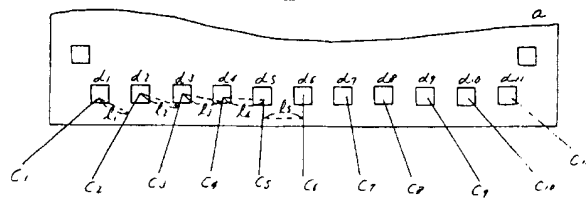
代理人 井理士 薄 田 利



第 1 図



第 2 図



第 3 図

